

南京理工大学

2019 年硕士学位研究生入学考试试题

科目代码: 874 科目名称: 微机原理与接口技术 满分: 150 分

注意: ①认真阅读答题纸上的注意事项; ②所有答案必须写在答题纸上, 写在本试题纸或草稿纸上均无效; ③本试题纸须随答题纸一起装入试题袋中交回!

一、填空题 (每空 1 分, 共 30 分)

- 1、在 8086/8088 的寻址方式中, 操作数在存储器中的寻址方式有直接寻址、(1)、(2)、(3)、(4)。
- 2、指令一般由(5)和(6)组成。
- 3、CPU 是用大规模或超大规模集成电路技术制成的半导体芯片, 其中主要包括运算器、(7)和(8)。
- 4、8086 系统中用 A_0 位来区分(9)存储体和(10)存储体。
- 5、衡量存储器的指标主要包括成本、(11)和(12)。
- 6、接口的基本功能是输入(13)和输出(14)。
- 7、I/O 传送方式主要是指(15)、(16)、(17)。
- 8、8086 的中断向量表位于内存的(18)区域, 它可以容纳(19)个中断向量, 每一个向量占(20)个字节。
- 9、8086 系统中, 地址 FFFF0H 是(21)地址。
- 10、8251 芯片中设立了(22)、(23)和(24)三种出错标志。
- 11、已有 $AX=E896H$, $BX=3976H$, 若执行 $ADD BX, AX$ 指令, 则标志位 CF 为(25), ZF 为(26)。
- 12、设 8086 系统中采用单片 8259A, 其 8259A 的 $ICW_2=32H$, 则对应 IR_5 的中断类型为(27)H, 它的中断入口地址在中断向量表中的地址为(28)H。
- 13、8086/8088CPU 的数据线和地址线是以(29)方式轮流使用的。
- 14、若当前堆栈指针 SP 指向 2006H 单元, 则向堆栈中压入 5 个字的内容后, SP 应指向(30)。

二、简答题 (每题 5 分, 共 40 分)

- 1、一般的 I/O 接口电路有哪四种寄存器, 它们各自的作用是什么?
- 2、CPU 在中断周期要完成哪些主要的操作?
- 3、判断下列指令是否正确, 如不正确, 说明原因。

- (1) $MOV AX, DL$
- (2) $MOV BX, [DX+10]$
- (3) $SHR AX, 4$
- (4) $MOV [BX], [SI]$
- (5) $MOV CX, 1000H$

- 4、微处理器, 微型计算机和微型计算机系统三者之间有何区别?
- 5、累加器和其它通用寄存器相比有何不同?
- 6、CPU 响应中断时, 为什么要执行两个连续的中断响应周期?
- 7、什么是信号的调制与解调? 为什么要进行调制和解调? 试举出一种调制方式。
- 8、8086 的取指为什么可以称为指令预取?

三、编程 (10 分)

在首地址为 $BUFF$ 的 1000 个无符号数组中, 若有任何一个数为零, 则把所有的数都清为零, 否则求这些数的和, 并存入 SUM 开始的单元中。试编写完整的汇编程序 (包括数据段定义、返回 DOS 等)。

四、存储器扩展及接口 (70 分)

1、一台 8 位微机系统 (CPU 为 8088) 需扩展内存 24K, 其中 ROM 为 8K, RAM 为 16K。ROM 选用 $4K \times 8$ 位的 EPROM2732 芯片, RAM 选用 $8K \times 8$ 位的 6264 芯片, 地址空间从 2000H 开始, 要求 RAM 在低地址, ROM 在高地址, 地址连续。请完成:

(15 分)

(1) 给出地址译码表, 写出各芯片的地址范围; (只用地址引脚 A_0-A_{15}) (5 分)

(2) 完成硬件连接图 (芯片所有的引脚都要连接, 使用 3-8 译码器, 可增加其它辅助器件) (10 分)。

2、在上述系统中外接 8253, 8259A, 8255A 和 8251A 各一片, 要求 8253 的端口地址为 50H、51H、52H、53H, 8255A 的端口地址为 54H、55H、56H、57H, 8259A 的端口地址为 58H、59H, 8251A 的端口地址为 5AH、5BH。

(A) 假设端口只使用地址引脚 A_0-A_7 , 给出端口地址译码表。(4 分)

(B) 完成 CPU 与各芯片的硬件连接 (只要把 CPU 的引脚名写在芯片相应的引脚上即可); (12 分)

3、要求 8253 通道 0 每隔 1s 提供一个定时信号给 8259A 作为中断请求信号, 中断类型码为 93H。通道 2 产生的方波提供给 8251A 作为发送器和接收器的时钟信号 (波特率因子为 16, 传输波特率为 120bps)。工作时钟频率为 1MHz。

(3) 完成 8253 与 8259A、8251A 的硬件连接; (4 分)

(4) 确定控制字和计数初值, 完成 8253 初始化程序。(6 分)

4、通过 8255A 的 A 口和 B 口与两个数码管 (共阴极) 连接, 数码管的位选接地, 利用 8253 通道 0 产生的信号, 使数码管模拟秒表, 每秒变一次, 采用中断方式使数码管进行每秒钟的显示变化 (A 口表示十位, 存放在 DH , B 口表示个位, 存放在 DL), 要求 8259A 作为中断控制器, 中断源以脉冲方式引入系统, 采用中断自动结束方式, 非缓冲方式, 要求在中断服务程序中完成数码管的显示,

试完成:

(5) 补充完整 8255A 与数码管之间的硬件设计; (4 分)

(6) 编写 8259A 的初始化程序和中断向量的设置。(10 分)

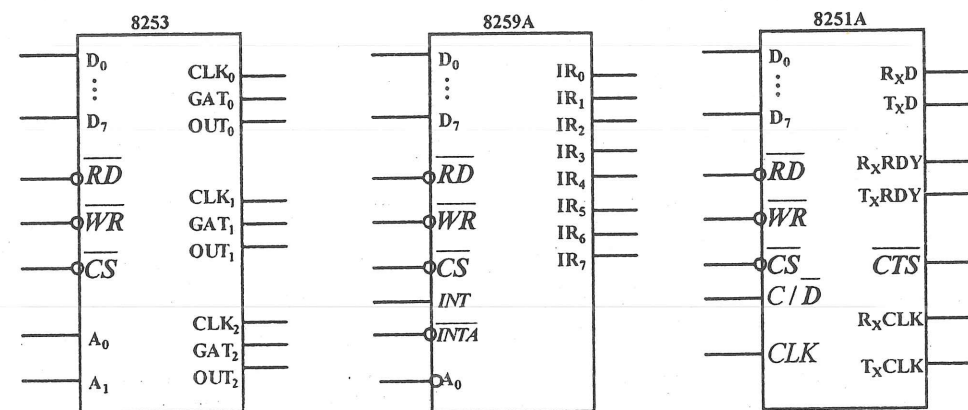
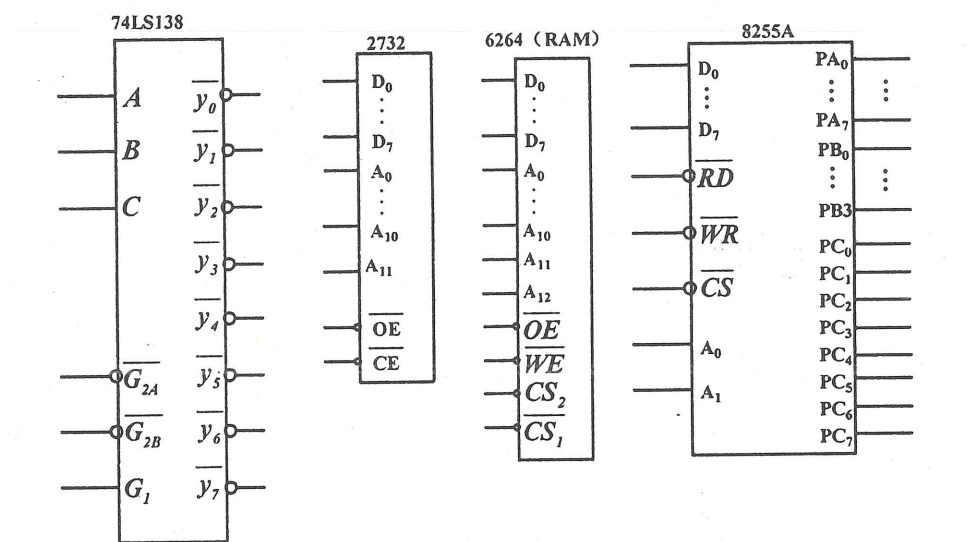
(7) 完成 8255A 的初始化; (3 分)

(8) 完成中断服务子程序的编写 (LED 数码管为共阴极接法, 0-9 所对应的字模编码为: 3FH, 06H, 5BH, 4FH, 66H, 6DH, 7DH, 07H, 7FH, 6FH, 已经定义在 TABLE 开始的存储区)。(4 分)

5、要求 8251 工作在半双工异步方式、8 个数据位/字符、偶校验、1 个停止位、波特率因子为 16, 传输波特率为 120 波特 bps (即 120 位/秒), 要求发送 SEND 开始的 120 个字节数据。

(9) 完成这片 8251 的初始化及发送程序。(8 分)

附录 (辅助材料)



一. 存储器芯片资料

1. 静态 RAM 存储器芯片 Intel6264

规格: 8K×8 地址引脚: A₀-A₁₂: 数据引脚: D₇-D₀:

控制信号及对应的操作如下:

\overline{CS}_1	CS_2	\overline{OE}	\overline{WE}	操作
0	1	0	1	读
0	1	1	0	写

2. EPROM 存储器芯片 Intel2732

规格: 4K×8 地址引脚: A₀-A₁₁: 数据引脚: O₇-O₀:

控制信号及对应的操作如下:

\overline{CE} (片选)	\overline{OE}	操作
0	0	读

3. 译码器芯片 74LS138 规格: 3-8 译码器:

G ₁	\overline{G}_{2A}	\overline{G}_{2B}	C	B	A	输出特性
1	0	0	0	0	0	$\overline{Y}_0 = 0$, 其余全为 1
1	0	0	0	0	1	$\overline{Y}_1 = 0$, 其余全为 1
1	0	0
1	0	0	1	1	1	$\overline{Y}_7 = 0$, 其余全为 1

二. 8088/8086 微机系统常用接口芯片控制及状态字

1. Intel 8259A

(1) ICW₁ 写入 8259A 偶地址端口

ICW₁ 的格式如下:

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
×	×	×	1	LTIM	×	SNGL	IC4

D₇~D₅: 在 8086/8088 系统中不用, 可随意设置;

D₄: 恒定为 1, 为 ICW₁ 的特征位;

D₃: LTIM 位, 规定中断请求信号的触发方式, LTIM=1, 为电平触发方式; LTIM=0, 为边沿触发方式;

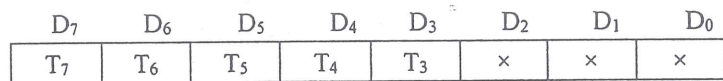
D₂: ADI 位, 在 8086/8088 系统中不用, 可随意设置;

D₁: SNGL 位, 若 8259A 单片工作, SNGL=1, 否则 SNGL=0.

D₀: IC₄ 位, IC₄=1, 表示对相应 8259A 芯片初始化时, 须设置 ICW₄; 若 ICW₄ 的各位都为 0, 则不需设置 ICW₄.

(2) ICW₂ 写入 8259A 奇地址端口

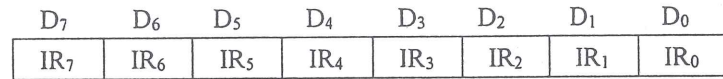
ICW₂ 用以设置相应 8259A 芯片所管理 8 级中断源的中断类型码, 其中低 3 位为 8 级中断源的编码, 高 5 位由用户自由设置。



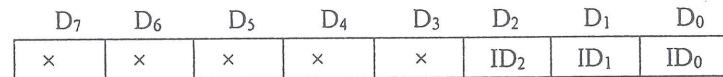
(3) ICW₃ 写入 8259A 奇地址端口

ICW₃用于 8259A 的级联方式

对主片来讲, 如果 IR_i 接有从片, 则其 ICW₃ 中相应的位置 1; 否则, 其 ICW₃ 中相应的位置 0。

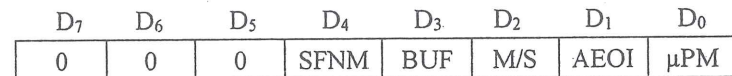


对从片来讲, D₇~D₃ 不用, 可以随意设置, D₂~D₀ 为该从片中中断请求输出信号所接主 8259A 芯片。中断输入引脚 IR_i 中, i 的编码。



(4) ICW₄ 写入 8259A 奇地址端口

ICW₄ 的格式如下:



D₇~D₅: 恒定为 000, 是 ICW₄ 的特征位;

D₄: SFNM 位, SFNM=1, 中断优先级设置为特殊的全嵌套模式; SFNM=0, 中断优先级设置为普通的全嵌套模式;

D₃: BUF 位, 若 8259A 通过外部总线缓冲器与系统数据总线相连, 则置 BUF=1; 若 8259A 与系统数据总线直接相连, 则置 BUF=0;

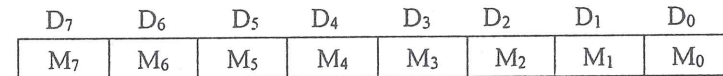
D₂: M/S 位: 在缓冲方式下, 用来表明相应 8259A 是否主片, 若为主片, 置 M/S=1; 否则置 M/S=0; 在非缓冲方式下, 该位没有实际意义, 可以随意设置。

D₁: AEOI 位: AEOI=1, 置自动中断结束方式; AEOI=0, 中断结束需用中断结束命令。

D₀: μPM 位: 若系统中微处理器选用 8086/8088, 则设置 μPM=1; 若系统中微处理器选用 8080/8085, 则设置 μPM=0;

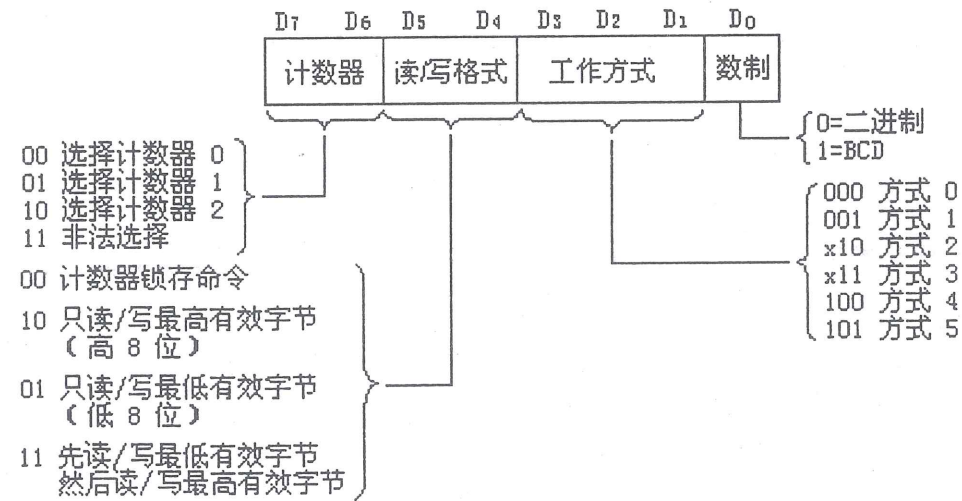
(5) OCW₁ 写入 8259A 奇地址端口

若使 8259A 的 IR_i 中断请求呈屏蔽状态; 则置 OCW₁ 中的第 i 位=1, 否则, 置 OCW₁ 中的第 i 位=0, OCW₁ 的格式如下:



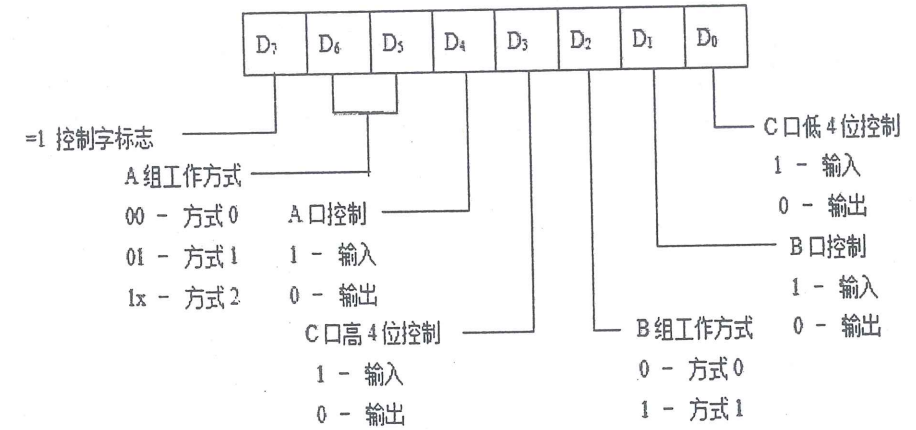
2. Intel 8253

8253 的方式控制字写入 8253 的控制字寄存器, 格式如下:

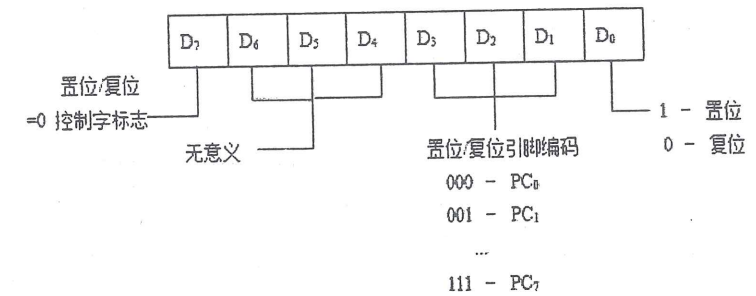


3. Intel 8255A

(1) 8255A 的命令控制字写入 8255 的控制字寄存器

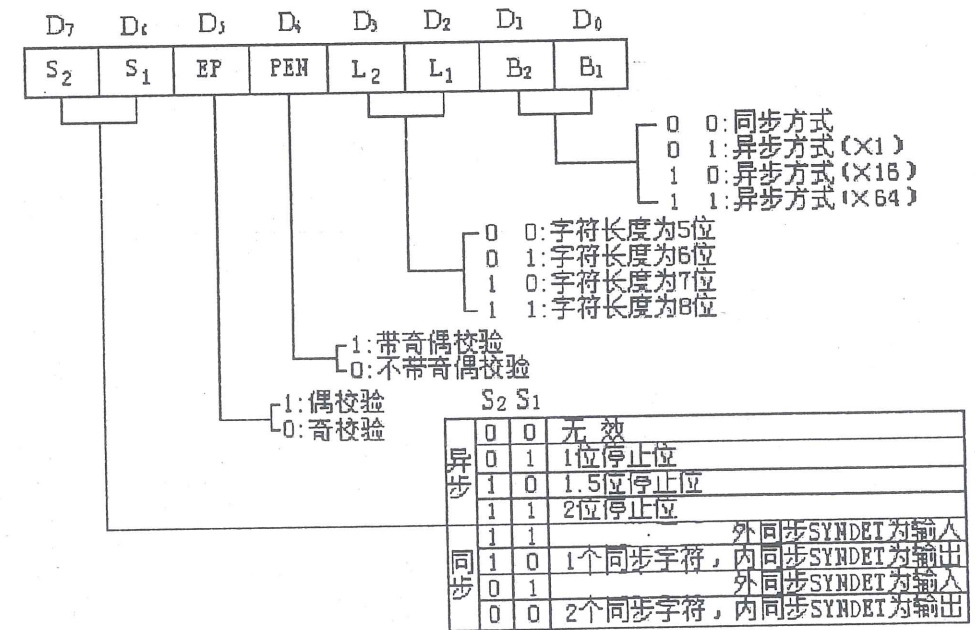


(2) 8255A 的端口 C 置位/复位命令控制字写入 8255 的控制字寄存器

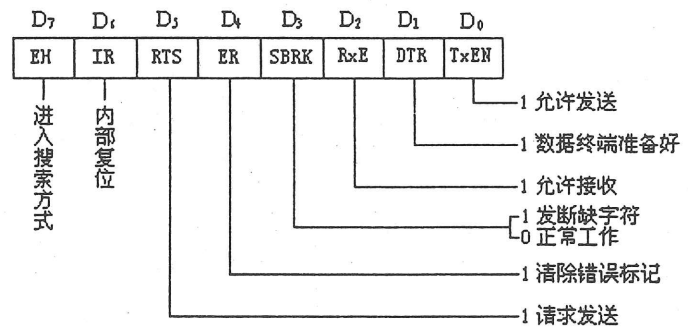


4. Intel 8251

(1) 方式控制字, 写入 8251 的奇地址端口, 格式如下:



(2) 控制命令字，写入 8251 的奇地址端口，格式如下：



(3) 工作状态字，从 8251 的奇地址端口读入，格式如下：

